



مؤسسه فرهنگی هنری
دیباگران تهران

به نام خدا

خودآموز کار با تراشه های

FPGA Xilinx

و زبان برنامه نویسی آن

مؤلف:

محمد رضا بیگی ورز نه



هرگونه چاپ و تکثیر از محتویات این کتاب بدون اجازه کتبی ناشر ممنوع است. متخلفان به موجب قانون حمایت حقوق مؤلفان، مصنفان و هنرمندان تحت پیگرد قانونی قرار می گیرند.

◀ عنوان کتاب: خودآموز کار با تراشه های FPGA Xilinx وزبان برنامه نویسی آن

◀ مولف: محمدرضا بیگی ورزنه

◀ ناشر: موسسه فرهنگی هنری دیباگران تهران

◀ ویراستار: پروین عبدی

◀ صفحه آرای: نازنین نصیری

◀ طراح جلد: داریوش فرسای

◀ نوبت چاپ: اول

◀ تاریخ نشر: ۱۴۰۳

◀ چاپ و صحافی: صدف

◀ تیراژ: ۱۰۰ جلد

◀ قیمت: ۵۰۰۰۰۰۰ ریال

◀ شابک: ۹۷۸-۶۲۲-۲۱۸-۹۰۰-۶

◀ نشانی واحد فروش: تهران-خیابان انقلاب-

خ شهیدای ژاندارمری-بین خ فخررازی و ۱۲ فروردین-

پلاک ۸۸ طبقه دوم-واحد ۴ تلفن ها: ۶۶۴۸۳۷۶۲-۶۶۴۸۳۷۶۳

◀ فروشگاههای اینترنتی دیباگران تهران :

WWW.MFTBOOK.IR

www.dibagarantehran.com

سرشناسه: بیگی ورزنه، محمدرضا، ۱۳۶۷-
عنوان و نام پدیدآور: خودآموز کار با تراشه های FPGA Xilinx و
زبان برنامه نویسی آن / مولف: محمدرضا بیگی ورزنه؛
ویراستار: پروین عبدی.
مشخصات نشر: تهران: دیباگران تهران: ۱۴۰۳
مشخصات ظاهری: ۴۴۰ ص.
شابک: ۹۷۸-۶۲۲-۲۱۸-۹۰۰-۶
وضعیت فهرست نویسی: فیبا
موضوع: تراشه های برنامه پذیر اف. پی. جی. ا- خودآموز
موضوع: Field programmable gate arrays-self-instruction
موضوع: تراشه های برنامه پذیر اف. پی. جی. ا- برنامه نویسی -
خودآموز
موضوع: Field programmable gate arrays-programming-
self-instruction
رده بندی کنگره: TK ۷۸۹۵
رده بندی دیویی: ۶۲۱/۳۹۵
شماره کتابشناسی ملی: ۹۹۳۳۳۷۵

نشانی اینستاگرام دیبا dibagaran_publishing نشانی تلگرام: @mftbook

هر کتاب دیباگران، یک فرصت جدید علمی و شغلی.

هر گوشی همراه، یک فروشگاه کتاب دیباگران تهران.

از طریق سایتهای دیباگران، در هر جای ایران به کتابهای ما دسترسی دارید.

فهرست مطالب

مقدمه ناشر ۱۵

مقدمه مؤلف ۱۶

۱ تراشه برنامه‌پذیر FPGA و نرم‌افزارها و کاربردهای آن ۱۸

۱-۱- مقدمه ۱۸

۱-۲- مقایسه میکروکنترلر و FPGA ۱۸

۱-۳- مزایا و معایب FPGA ۲۰

۱-۳-۱- قیمت ۲۰

۱-۳-۲- مدت زمان طراحی ۲۰

۱-۳-۳- سرعت بالا و اجرای موازی ۲۰

۱-۳-۴- ساخت یک آی‌سی سفارشی کاربردی ۲۰

۱-۳-۵- کار تیمی ۲۱

۱-۴- کاربردهای FPGA ۲۱

۱-۴-۱- کاربردهای اینترنتی ۲۱

۱-۴-۲- کاربردهای محاسباتی و پردازشی ۲۲

۱-۴-۳- کاربردهای کنترلی ۲۳

۱-۵- سیر تکاملی FPGA ۲۳

۱-۶- شرکت‌های سازنده FPGA ۲۴

۱-۷- انواع FPGA خانواده Xilinx ۲۴

۱-۸- نرم‌افزارهای کار با FPGA ۲۵

۱-۹- نرم‌افزار ISE و دلیل استفاده از آن ۲۵

۱-۱۰- بخش‌های مختلف نرم‌افزار ISE ۲۵

۱-۱۱- نصب نرم‌افزار ISE ۲۶

۱-۱۲- نتیجه‌گیری ۲۶

۲ طراحی شماتیک یک برد FPGA ۲۷

۱-۲- مقدمه ۲۷

۲۷ انواع دیتاشیت‌های FPGA
۲۸ Spartan6 خانواده بررسی
۲۹ انتخاب پایه‌ها
۲۹ UG385 مستند و پایه‌های FPGA
۳۰ XC6SLX9 در دسته‌بندی پایه‌های
۳۱ تغذیه پایه‌های
۳۳ خازن‌های نویزگیر
۳۳ رگولاتورهای تغذیه
۳۴ پایه‌های پیکربندی اختصاصی
۳۵ JTAG پروگرامر اتصال
۳۶ PROM به FPGA اتصال آی‌سی
۳۷ SPI Flash به FPGA اتصال آی‌سی
۳۸ سایر پایه‌های پیکربندی
۳۸ FPGA در دو منظوره پایه‌های
۳۸ HSWAP_EN پایه
۳۹ PROM پایه‌های ارتباط با
۳۹ GCLK پایه‌های
۳۹ AX309 بررسی قطعات موجود در برد
۳۹ AX309 در برد FPGA پایه‌های
۴۱ AX309 بخش‌های مختلف برد
۴۳ نوسان‌ساز ۵۰ مگاهرتز
۴۳ EEPROM اتصال
۴۴ آی‌سی ساعت اتصال
۴۵ نمایشگر سون سگمنت اتصال
۴۶ LED دیودهای اتصال
۴۷ FPGA به بازر اتصال
۴۷ FPGA به کلید اتصال
۴۸ FPGA به تصویر نمایش پورت اتصال
۴۹ SD حافظه به FPGA اتصال کارت حافظه
۵۰ SDRAM به FPGA اتصال

۷-۲- نتیجه‌گیری ۵۱

۳ برنامه‌نویسی FPGA با زبان VHDL ۵۲

۱-۳- مقدمه ۵۲

۲-۳- الگوی یک برنامه به زبان VHDL ۵۳

۱-۲-۳- بخش Entity در زبان VHDL ۵۳

۲-۲-۳- بخش Architecture در زبان VHDL ۵۴

۳-۲-۳- جدول صحت تمام جمع‌کننده ۵۶

۳-۳- پیاده‌سازی نیم جمع‌کننده ۵۶

۴-۳- پیاده‌سازی تمام جمع‌کننده ۵۸

۵-۳- ساخت پروژه به کمک نرم‌افزار ISE ۶۰

۶-۳- شبیه‌سازی برنامه نوشته‌شده ۶۷

۷-۳- تمام جمع‌کننده ۴ بیتی ۷۱

۸-۳- ساخت شمارنده به کمک تمام جمع‌کننده ۷۳

۱-۸-۳- برنامه شمارنده به کمک جمع‌کننده ۷۴

۹-۳- ساخت شمارنده به روش اتوماتیک ۷۵

۱۰-۳- نتیجه‌گیری ۷۷

۴ راه‌اندازی بخش‌های مختلف در FPGA ۷۸

۱-۴- مقدمه ۷۸

۲-۴- ورودی و خروجی مجازی ۷۸

۱-۲-۴- خواندن کلیدهای برد AX309 به کمک VIO ۷۸

۱-۱-۲-۴- برنامه‌ریزی FPGA به کمک iMPact ۸۴

۲-۱-۲-۴- اجرای برنامه Chip Scope ۸۷

۳-۴- مقاردهی به خروجی‌های برد AX309 با VIO ۸۸

۴-۴- فعال‌سازی DCM ۹۱

۵-۴- حافظه RAM داخلی در FPGA ۹۶

۱-۵-۴- ساخت موج سینوسی با نرم‌افزار MATLAB ۹۷

۲-۵-۴- ساخت IP برای RAM ۹۸

۳-۵-۴- قید زمانی برای کلاک ورودی ۱۰۰

۱۰۳ استفاده از Primitive ها	۶-۴
۱۰۳ استفاده از پایه‌های دیفرانسیلی	۱-۶-۴
۱۰۶ Primitive مدیریت کلاک DCM	۲-۶-۴
۱۰۸ شیفت فاز	۳-۶-۴
۱۰۸ DDR استفاده از حالت	۴-۶-۴
۱۱۰ IO Delay بلوک	۵-۶-۴
۱۱۱ SERDES بلوک	۶-۶-۴
۱۱۲ FPGA سایر بلوک‌های	۷-۶-۴

۵ کاربرد FPGA در کنترل ورودی و خروجی‌ها ۱۱۴

۱۱۴ مقدمه	۱-۵
۱۱۴ کنترل سون سگمنت تک‌رقمی	۲-۵
۱۱۷ کنترل سون سگمنت چند رقمی	۳-۵
۱۱۷ کنترل سون سگمنت در مبنای ۱۶	۱-۳-۵
۱۱۹ کنترل سون سگمنت در مبنای ۱۰	۲-۳-۵
۱۲۲ تولید PWM	۴-۵
۱۲۵ نمایش تصویر	۵-۵
۱۲۸ حرکت یک مربع در صفحه نمایش	۱-۵-۵
۱۳۰ تشخیص پترن	۶-۵
۱۳۴ تست تشخیص پترن	۱-۶-۵
۱۳۶ محدود نمودن فرکانس	۷-۵
۱۳۸ تست محدودکننده فرکانس	۱-۷-۵
۱۴۰ دریافت مادون قرمز با کنترل تلویزیون	۸-۵
۱۴۴ محاسبه دیوتی سائیکل	۹-۵
۱۴۹ حافظه FIFO	۱۰-۵
۱۵۱ استفاده از میکروبلیز	۱۱-۵
۱۶۴ کنترل LED با میکروبلیز	۱-۱۱-۵
۱۶۵ برنامه‌ریزی میکروبلیز روی FPGA	۲-۱۱-۵
۱۶۶ دیباگ و عیب‌یابی با میکروبلیز	۳-۱۱-۵
۱۶۷ خواندن ورودی‌ها در میکروبلیز	۴-۱۱-۵

۱۶۸	۵-۱۱-۵- سون سگمنت تک‌رقمی در میکروبلیز
۱۷۰	۶-۱۱-۵- سون سگمنت چند رقمی در میکروبلیز
۱۷۱	۷-۱۱-۵- راه‌اندازی پورت سریال
۱۷۳	۸-۱۱-۵- فعال‌سازی وقفه در میکروبلیز
۱۷۵	۹-۱۱-۵- فعال‌سازی تایمر میکروبلیز
۱۷۹	۱۰-۱۱-۵- اتصال ال‌سی‌دی کاراکتری به میکروبلیز
۱۸۲	۱۱-۱۱-۵- کد LCD کاراکتری در میکروبلیز
۱۸۹	۱۲-۵- راه‌اندازی LCD کاراکتری
۱۹۵	۱۳-۵- جمع‌بندی

۶ اینترفیس و پروتکل‌های ارتباطی ۱۹۶

۱۹۶	۱-۶- مقدمه
۱۹۶	۲-۶- پروتکل سریال
۱۹۹	۱-۲-۶- فرستنده پورت سریال
۲۰۱	۲-۲-۶- گیرنده پورت سریال
۲۰۴	۳-۲-۶- کد تست پورت سریال گیرنده
۲۰۵	۳-۶- پروتکل PS2
۲۰۶	۱-۳-۶- کد VHDL خواندن اطلاعات از صفحه کلید
۲۰۹	۴-۶- پروتکل SPI
۲۱۰	۱-۴-۶- کد VHDL پروتکل SPI در مد Master
۲۱۲	۲-۴-۶- تست کد SPI در مد Master
۲۱۳	۳-۴-۶- کد VHDL پروتکل SPI در مد Slave
۲۱۵	۴-۴-۶- تست کد SPI در مد Slave
۲۱۶	۵-۶- پروتکل I2C
۲۱۸	۱-۵-۶- آی‌سی ساعت DS1307
۲۱۹	۲-۵-۶- کد VHDL برای I2C Master
۲۲۳	۳-۵-۶- کد تست I2C در مد Master
۲۲۸	۶-۶- شبکه TCP/IP به کمک ماژول Wiznet W5300
۲۲۸	۱-۶-۶- شبکه اترنت TCP/IP
۲۲۸	۲-۶-۶- اتصال به شبکه با روش مستقیم

۲۲۹CSMA/CD از خلاصه‌ای از ۱-۲-۶-۶
۲۳۰ ارتباط با لایه فیزیکی به صورت GMII ۳-۶-۶
۲۳۰ شرح پایه‌های ارتباط GMII ۴-۶-۶
۲۳۱ GTX_CLK ۱-۴-۶-۶
۲۳۱ TXD ۲-۴-۶-۶
۲۳۱ TX_ER و TX_EN ۳-۴-۶-۶
۲۳۳ RXD_CLK ۴-۴-۶-۶
۲۳۳ RXD ۵-۴-۶-۶
۲۳۳ RXD_DV ۶-۴-۶-۶
۲۳۴ RXD_ER ۷-۴-۶-۶
۲۳۴ CRS ۸-۴-۶-۶
۲۳۴ COL ۹-۴-۶-۶
۲۳۴ سایر روش‌های ارتباط با لایه فیزیکی ۵-۶-۶
۲۳۵ رابط MII Managment ۶-۶-۶
۲۳۶ رجیسترهای لایه فیزیکی ۷-۶-۶
۲۳۷ رجیستر صفر تراشه فیزیکی ۱-۷-۶-۶
۲۳۹ رجیستر یک تراشه فیزیکی ۲-۷-۶-۶
۲۴۱ رجیستر ۱۵ تراشه لایه فیزیکی ۳-۷-۶-۶
۲۴۱ فریم اترنت گیگابیتی ۸-۶-۶
۲۴۲ فریم اترنت عادی ۷-۶-۶
۲۴۵ محاسبه کارایی اترنت ۱-۷-۶
۲۴۵ پروتکل‌های شبکه ۲-۷-۶
۲۴۶ پروتکل TCP ۳-۷-۶
۲۴۸ محاسبه Checksum در حالت TCP ۱-۳-۷-۶
۲۴۹ راه ساده‌ای برای محاسبه Checksum به زبان C ۲-۳-۷-۶
۲۵۰ پروتکل IP ورژن ۴ ۴-۷-۶
۲۵۲ پروتکل UDP ۵-۷-۶
۲۵۳ پروتکل ICMP ۶-۷-۶
۲۵۵ پروتکل ARP ۷-۷-۶
۲۵۷ نرم‌افزار wireshark ۸-۷-۶

۲۵۹ شماتیک شبکه ۹-۷-۶
۲۶۱ ارتباط با شبکه به شکل غیرمستقیم ۱۰-۷-۶
۲۶۲ شماتیک آی سی W5300 ۱-۱۰-۷-۶
۲۶۳ آدرس دهی تراشه w5300 ۲-۱۰-۷-۶
۲۶۴ راه اندازی آی سی W5300 ۳-۱۰-۷-۶
۲۶۶ جمع بندی ۸-۶

۷ پردازش با کمک FPGA..... ۲۶۷

۲۶۷ مقدمه ۱-۷
۲۶۷ محاسبات عددی و اعداد اعشاری ۲-۷
۲۶۸ اعداد صحیح ۱-۲-۷
۲۶۹ جمع دو عدد صحیح ۱-۱-۲-۷
۲۶۹ ضرب دو عدد صحیح ۲-۱-۲-۷
۲۷۱ ضرب یک عدد در عدد ثابت ۳-۱-۲-۷
۲۷۱ ضرب یک عدد در عدد ثابت اعشاری ۴-۱-۲-۷
۲۷۲ ضرب یک عدد در عدد ثابت اعشاری به روش CSDBE ۵-۱-۲-۷
۲۷۲ تفریق دو عدد صحیح ۶-۱-۲-۷
۲۷۲ تقسیم دو عدد صحیح ۷-۱-۲-۷
۲۷۳ اعداد اعشاری ممیز ثابت ۲-۲-۷
۲۷۴ جمع دو عدد ممیز ثابت ۱-۲-۲-۷
۲۷۴ ضرب دو عدد ممیز ثابت ۲-۲-۲-۷
۲۷۴ تفریق دو عدد ممیز ثابت ۳-۲-۲-۷
۲۷۴ تقسیم دو عدد ممیز ثابت ۴-۲-۲-۷
۲۷۴ اعداد اعشاری ممیز شناور ۳-۲-۷
۲۷۵ نرمالیزه کردن اعداد برای ممیز شناور ۱-۳-۲-۷
۲۷۵ ذخیره سازی عدد ممیز شناور ۲-۳-۲-۷
۲۷۵ ضرب دو عدد ممیز شناور ۳-۳-۲-۷
۲۷۶ جمع دو عدد ممیز شناور ۴-۳-۲-۷
۲۷۶ تقسیم دو عدد ممیز شناور ۵-۳-۲-۷
۲۷۶ خط لوله (Pipeline) ۳-۷

۲۷۸	۱-۳-۷- پیاده‌سازی جمع‌کننده بدون خط لوله
۲۷۹	۲-۳-۷- بالا رفتن سطح منطقی
۲۸۰	۳-۳-۷- مسیر بحرانی
۲۸۰	۴-۳-۷- استفاده از خط لوله
۲۸۲	۵-۳-۷- روش‌هایی جهت کاهش مسیر بحرانی و تایمینگ منفی طراحی
۲۸۲	۱-۵-۳-۷- تغییر جایگذاری المان‌ها با کمک ابزار FPGA Editor یا Plan Ahead
۲۸۲	۲-۵-۳-۷- تغییر الگوریتم کد
۲۸۳	۳-۵-۳-۷- انتخاب یک FPGA با Speed Grade بالاتر
۲۸۳	۴-۵-۳-۷- انتخاب تراشه‌ای بهتر
۲۸۳	۵-۵-۳-۷- استفاده از ASIC بجای FPGA
۲۸۳	۴-۷- مرتب‌سازی اعداد
۲۸۶	۱-۴-۷- مرتب‌سازی اعداد ۸ تایی
۲۹۱	۵-۷- ساخت فانکشن ژنراتور
۲۹۶	۶-۷- محاسبه تبدیل فوریه سریع (FFT)
۲۹۷	۱-۶-۷- تبدیل فوریه گسسته
۲۹۷	۲-۶-۷- تبدیل فوریه سریع
۳۰۱	۳-۶-۷- محاسبه DFT سریع
۳۰۲	۱-۳-۶-۷- محاسبه DFT سریع برای ۶ نقطه
۳۰۴	۴-۶-۷- برگزینش زمانی
۳۰۴	۱-۴-۶-۷- برگزینش زمانی مبنای ۲
۳۰۵	۲-۴-۶-۷- فلوگراف به شکل جدید
۳۰۶	۳-۴-۶-۷- برگزینش زمانی مبنای ۴
۳۰۷	۴-۴-۶-۷- برتری مبنای ۴ نسبت به مبنای ۲
۳۰۷	۵-۶-۷- جابجایی جزئی و غیر جزئی
۳۰۸	۶-۶-۷- برگزینش فرکانسی
۳۰۸	۱-۶-۶-۷- مبنای ۲
۳۰۹	۷-۶-۷- الگوریتم مبنای 2^k و 2^2
۳۱۰	۱-۷-۶-۷- محاسبه FFT با روش مبنای ۲ به توان ۲
۳۱۲	۲-۷-۶-۷- مبنای ۲ به توان ۳
۳۱۲	۸-۶-۷- الگوریتم مبنای چند بخشی

۳۱۲	مروری بر ساختارهای قابل پیاده‌سازی FFT
۳۱۳	ساختار مبتنی بر حافظه
۳۱۳	تک حافظه
۳۱۳	همراه با حافظه نهان
۳۱۴	حافظه دوتایی
۳۱۴	ساختار ترتیبی
۳۱۴	ساختار موازی
۳۱۵	ساختار تماماً موازی
۳۱۵	ساختارهای خط لوله‌ای
۳۱۶	SDF ساختار
۳۱۸	MDF ساختار
۳۱۹	SDC ساختار
۳۱۹	MDC ساختار
۳۱۹	ساختارهای خط لوله برای انواع مختلف میناها
۳۱۹	خط لوله در مینای ۲
۳۲۰	خط لوله در مینای ۴
۳۲۰	R4SDF ساختار
۳۲۱	R4SDC ساختار
۳۲۱	R4MDC ساختار
۳۲۲	مقایسه انواع مختلف ساختار خط لوله در مینای ۴
۳۲۲	خط لوله در مینای ۲
۳۲۳	یک ساختار موازی FFT برای FPGA ها
۳۲۴	کد نوشته شده برای محاسبه FFT به روش MDF
۳۲۵	برنامه‌ای جهت محاسبه FFT به صورت دو داده ورودی هم‌زمان
۳۲۷	کد نوشته شده برای محاسبه FFT تماماً موازی
۳۲۸	مقایسه بین میناها و ساختارهای مختلف
۳۲۹	پیاده‌سازی FFT بر روی سخت‌افزار
۳۲۹	چگونگی ذخیره تویدل فاکتورها در سخت‌افزار
۳۳۰	پیاده‌سازی ضرب‌کننده بر روی سخت‌افزار
۳۳۰	مفهوم تاشدگی و تانشدگی در سیستم‌های دیجیتال

۳۳۰ سیستم تاننده ۱-۲۳-۶-۷
۳۳۱ سیستم تاننده ۲-۲۳-۶-۷
۳۳۳ VHDL به زبان FFT ۲۴-۶-۷
۳۴۱ FFT در فرکانسی زون‌های ۲۵-۶-۷
۳۴۳ FIR پیاده‌سازی فیلتر ۷-۷
۳۵۹ CRC محاسبه ۸-۷
۳۶۱ عملکرد کد CRC ۱-۸-۷
۳۶۱ محاسبه CRC به صورت جبری ۲-۸-۷
۳۶۳ محاسبه کد CRC به صورت سخت‌افزاری ۳-۸-۷
۳۶۴ محاسبه CRC به صورت سریال ۴-۸-۷
۳۶۶ محاسبه CRC به صورت موازی ۵-۸-۷
۳۷۰ سیگنال LPI ۹-۷
۳۷۰ انواع مختلفی از LPI ۱-۹-۷
۳۷۰ سیگنال با توان پایین ۱-۱-۹-۷
۳۷۱ سیگنال با SNR کم ۲-۱-۹-۷
۳۷۳ سیگنال پیوسته و پالسی ۲-۹-۷
۳۷۳ تبدیل زمان فرکانس ۳-۹-۷
۳۷۳ جملات تداخلی ۴-۹-۷
۳۷۴ مشکلات و پیچیدگی‌های تشخیص و پردازش سیگنال LPI ۵-۹-۷
۳۷۴ Frequency Hopping ۱-۵-۹-۷
۳۷۴ Direct Sequence ۲-۵-۹-۷
۳۷۵ Chirp Spread ۳-۵-۹-۷
۳۷۶ Jammer سیگنال ۴-۵-۹-۷
۳۷۶ انواع مدولاسیون ۶-۹-۷
۳۷۶ ASK مدولاسیون ۱-۶-۹-۷
۳۷۶ FSK مدولاسیون ۲-۶-۹-۷
۳۷۶ PSK مدولاسیون ۳-۶-۹-۷
۳۷۷ QAM مدولاسیون ۴-۶-۹-۷
۳۷۷ مدولاسیون‌های چند فازی ۵-۶-۹-۷
۳۷۸ مدولاسیون‌های چند زمانی ۶-۶-۹-۷

۳۷۸مدولاسیون درون پالسی ۷-۶-۹-۷
۳۷۸سایر مدولاسیون ها ۸-۶-۹-۷
۳۷۹Blind های سیگنال های ۷-۹-۷
۳۷۹LPI محدودیت های ۸-۹-۷
۳۷۹LPI روش های آشکارسازی سیگنال ۹-۹-۷
۳۷۹روش های زمان فرکانس ۱-۹-۹-۷
۳۸۰روش های حوزه مکان مبتنی بر پردازش سیگنال ۲-۹-۹-۷
۳۸۰روش های آماری ۳-۹-۹-۷
۳۸۰روش های زمان فرکانس ۴-۹-۹-۷
۳۸۱نتیجه گیری ۱۰-۷

۸ زبان برنامه نویسی وریلاگ

۳۸۲مقدمه ۱-۸
۳۸۲کد نیم جمع کننده با وریلاگ ۲-۸
۳۸۳Verilog کد تمام جمع کننده با ۳-۸
۳۸۴تست کد تمام جمع کننده ۱-۳-۸
۳۸۵شمارنده با زبان وریلاگ ۴-۸
۳۸۶ماشین حالت در زبان وریلاگ ۵-۸
۳۸۸پورت سریال فرستنده در وریلاگ ۶-۸
۳۹۰پروتکل SPI Master با وریلاگ ۷-۸
۳۹۲پروتکل SPI Slave با وریلاگ ۱-۸
۳۹۴پروتکل I2C Master به زبان وریلاگ ۲-۸
۳۹۹نمایش فونت روی VGA ۳-۸
۴۰۸نتیجه گیری ۴-۸

۹ جمع بندی و نکات تکمیلی

۴۰۹مقدمه ۱-۹
۴۰۹مشکلات طراحی مدارچاپی ۲-۹
۴۱۲مشکلات طراحی در FPGA ۳-۹
۴۱۲بافر کلاک عمومی ۱-۳-۹

۴۱۵ بافرهای محلی	۹-۳-۱-۱
۴۱۵ OFFSET IN	۹-۴-۱
۴۱۷ ISE	۹-۵-۱
۴۲۱ Textio	۹-۶-۱
۴۲۳ پارامتری کردن برنامه‌ها	۹-۷-۱
۴۲۵ VHDL	۹-۸-۱
۴۲۶ Plan Ahead	۹-۹-۱
۴۲۶ ISE	۹-۹-۱-۱
۴۲۹ Plan Ahead	۹-۹-۲
۴۳۵ System Generator	۹-۱۰-۱
۴۴۰ جمع‌بندی	۹-۱۱-۱

خط‌مشی انتشارات مؤسسه فرهنگی هنری دیباگران تهران در عرصه کتاب‌هایی با کیفیت عالی است که بتواند
خواسته‌های به روز جامعه فرهنگی و علمی کشور را تا حد امکان پوشش دهد.
هر کتاب دیباگران تهران، یک فرصت جدید شغلی و علمی

حمد و سپاس ایزد منان را که با الطاف بی‌کران خود این توفیق را به ما ارزانی داشت تا بتوانیم در راه ارتقای دانش عمومی و فرهنگی این مرز و بوم در زمینه چاپ و نشر کتب علمی و آموزشی گام‌هایی هرچند کوچک برداشته و در انجام رسالتی که بر عهده داریم، مؤثر واقع شویم.

گسترده‌گی علوم و سرعت توسعه روزافزون آن، شرایطی را به وجود آورده که هر روز شاهد تحولات اساسی چشمگیری در سطح جهان هستیم. این گسترش و توسعه، نیاز به منابع مختلف از جمله کتاب را به عنوان قدیمی‌ترین و راحت‌ترین راه دستیابی به اطلاعات و اطلاع‌رسانی، بیش از پیش برجسته نموده است.

در این راستا، واحد انتشارات مؤسسه فرهنگی هنری دیباگران تهران با همکاری اساتید، مؤلفان، مترجمان، متخصصان، پژوهشگران و محققان در زمینه‌های گوناگون و مورد نیاز جامعه تلاش نموده برای رفع کمبودها و نیازهای موجود، منابعی پُر بار، معتبر و با کیفیت مناسب در اختیار علاقمندان قرار دهد.

کتابی که در دست‌دارید تألیف "جناب آقای محمدرضا بیگی ورزنده" است که با تلاش همکاران ما در نشر دیباگران تهران منتشر گشته و شایسته است از یکایک این گرامیان تشکر و قدردانی کنیم.

با نظرات خود مشوق و راهنمای ما باشید

با ارائه نظرات و پیشنهادات و خواسته‌های خود، به ما کمک کنید تا بهتر و دقیق‌تر در جهت رفع نیازهای علمی و آموزشی کشورمان قدم برداریم. برای رساندن پیام‌هایتان به ما از رسانه‌های دیباگران تهران شامل سایتهای فروشگاهی و صفحه اینستاگرام و شماره‌های تماس که در صفحه شناسنامه کتاب آمده استفاده نمایید.

مدیر انتشارات

مؤسسه فرهنگی هنری دیباگران تهران
dibagaran@mftplus.com

مقدمه مؤلف

کتابی که در دست شما هست، حاصل ۲۰ سال کار و تدریس بوده و برخلاف بسیاری از کتاب‌های موجود، بیشتر جنبه عملی و کاربردی کار با FPGA را آموزش داده است و از مطالب غیرضروری و مطالب صرفاً آکادمیک خودداری شده است. مطالب موجود در کتاب بسیار کاربردی بوده و مورد نیاز صنعت می‌باشند.

با توجه به اینکه کتابی به شکل خودآموز و بیان ساده به این شکل وجود نداشت و این خلأ احساس می‌شد، تصمیم گرفتیم که کتابی کامل را بنویسیم که بتواند راهنمای مناسبی برای افرادی باشد که نیازمند یادگیری این تراشه‌ها هستند. کتاب موجود به شکل خودآموز می‌باشد و با مطالعه آن خواهید توانست در انتهای کتاب با تراشه‌های FPGA کار کرده؛ و پروژه اجرا نمایید. طریقه مطالعه به این شکل است که باید هر بخشی از کتاب که خوانده شد را خودتان به شکل عملی اجرا کرده و سپس بخش بعدی را شروع نمایید تا یادگیری عمیقی اتفاق بیفتد. در غیر این صورت، یادگیری بسیار افت خواهد نمود. توصیه می‌کنم بردی به دل خواه با پروگرامر مربوطه تهیه کرده تا بتوانید به شکل عملی کارها را بر روی FPGA اجرا نمایید. تمامی کدهای کتاب بر روی برد تست شده‌اند و صحت عملکرد آنها سنجیده شده است.

کدهای کتاب در نرم‌افزار ISE نوشته شده‌اند. اگر شما نرم‌افزار دیگری مانند Vivado یا Quartus داشته باشید، می‌توانید بدون مشکل همین کدها را در این نرم‌افزارها هم اجرا نمایید.

پیش‌نیاز کتاب، آشنایی با دیجیتال و مدارمنطقی بوده و باید در حد هنرستان با الکترونیک آشنا باشید که مفاهیم مربوطه را متوجه بشوید. اگر کمی یک زبان برنامه‌نویسی مانند زبان C را کار کرده باشید، می‌توانید در حین تحلیل برنامه‌های قرار گرفته در کتاب، به زبان برنامه‌نویسی VHDL و وریلاگ مسلط بشوید.

در فصل ۱ به بررسی چپستی FPGA و انواع مدل‌های آن پرداخته می‌شود و در فصل ۲ پایه‌های FPGA و منابع داخلی آن بررسی شده و طراحی شماتیک برای FPGA انجام می‌شود و برد آموزشی AX309 برای دوره بررسی خواهد شد. در فصل ۳ برنامه‌نویسی مقدماتی FPGA را به زبان VHDL را خواهیم داشت. در فصل ۴ بخش‌های داخلی FPGA راه‌اندازی می‌شوند، انجام خواهد شد. در فصل ۵ کارهای کنترلی انجام می‌شود. در این فصل کارهایی مانند کنترل سون سگمنت، نمایش تصویر بر روی مانیتور، تشخیص پترن، محدود نمودن فرکانس ورودی، خواندن کنترل تلویزیون، محاسبه میزان یک بودن پالس، حافظه FIFO، راه‌اندازی ال سی دی کاراکتری و میکروبلیز شرح داده شده‌اند. در بخش میکروبلیز نیز، راه‌اندازی سون سگمنت و GPIO، راه‌اندازی پورت سریال و وقفه، راه‌اندازی تایمر و اتصال ال سی دی کاراکتری برنامه‌نویسی شده‌اند. در فصل ۶ برنامه‌نویسی اینترفیس و پروتکل‌های ارتباطی نظیر پورت سریال انجام خواهد شد و در این فصل پروتکل سریال UART، پروتکل RS485، پروتکل PS2، پروتکل SPI در دو مد Master و Slave، پروتکل I2C در دو مستر و در نهایت شبکه اترنت و TCP/IP و جزئیات آن بررسی شده‌اند. در فصل ۷ کارهای پردازشی با FPGA انجام می‌شود و کارهایی مانند بررسی کامل اعداد صحیح و اعشاری، شرح کامل خط لوله Pipeline، کاهش تایمینگ منفی کد،

مرتب‌سازی اعداد، ساختن فانکشن ژنراتور، محاسبه تبدیل فوریه سریع FFT و بررسی جزئیات آن، برنامه‌نویسی پردازش FFT، ساخت فیلتر FIR و برنامه‌نویسی آن، جزئیات محاسبه کد CRC و برنامه‌نویسی آن و در نهایت سیگنال‌های LPI بررسی شده‌اند. در فصل ۸ برنامه‌نویسی به زبان Verilog انجام خواهد شد و چند پروژه بخش‌های قبل با این زبان پیاده‌سازی شده‌اند و در نهایت در فصل ۹ نکات تکمیلی بیان خواهد شد مطالبی همچون مشکلات طراحی، کتابخانه textio، رسم شماتیک با ISE، پارامتری کردن برنامه‌ها و در نهایت نرم‌افزار Plan Ahead و برنامه System Generator بررسی شده‌اند.

در هر فصل مطالب و نکات بسیار متعددی بیان خواهد شد که برای بررسی آنها می‌توانید به فهرست کتاب رجوع نمایید. امیدوارم که کتاب موجود راهنمای خوبی برای دانشجویان، علاقه‌مندان و اساتید این حوزه باشد. در پایان، از خرید شما تشکر می‌کنم و همچنین از مدیریت محترم انتشارات دیباگران و ویراستاران و گرافیست کاران محترم، سپاسگزاری می‌کنم.

در انتها می‌توانید نظرات خود را به آی‌دی تلگرام یا ایتا @LpcarmAdmin ارسال نمایید. برنامه‌های اضافه‌تر در وبسایت به نشانی www.LPCARM.ir منوی سایت بخش دوره‌ها - FPGA و نمونه کد قرار گرفته است. کدهای نوشته‌شده در این کتاب هم در همین بخش؛ به نام کتاب FPGA دیباگران قرار داده شده است. همچنین می‌توانید در صفحه گیت‌هاب به نشانی github.com/lpcarmir به کدهای کتاب دسترسی داشته باشید.

با تشکر

محمد رضا بیگی ورز نه